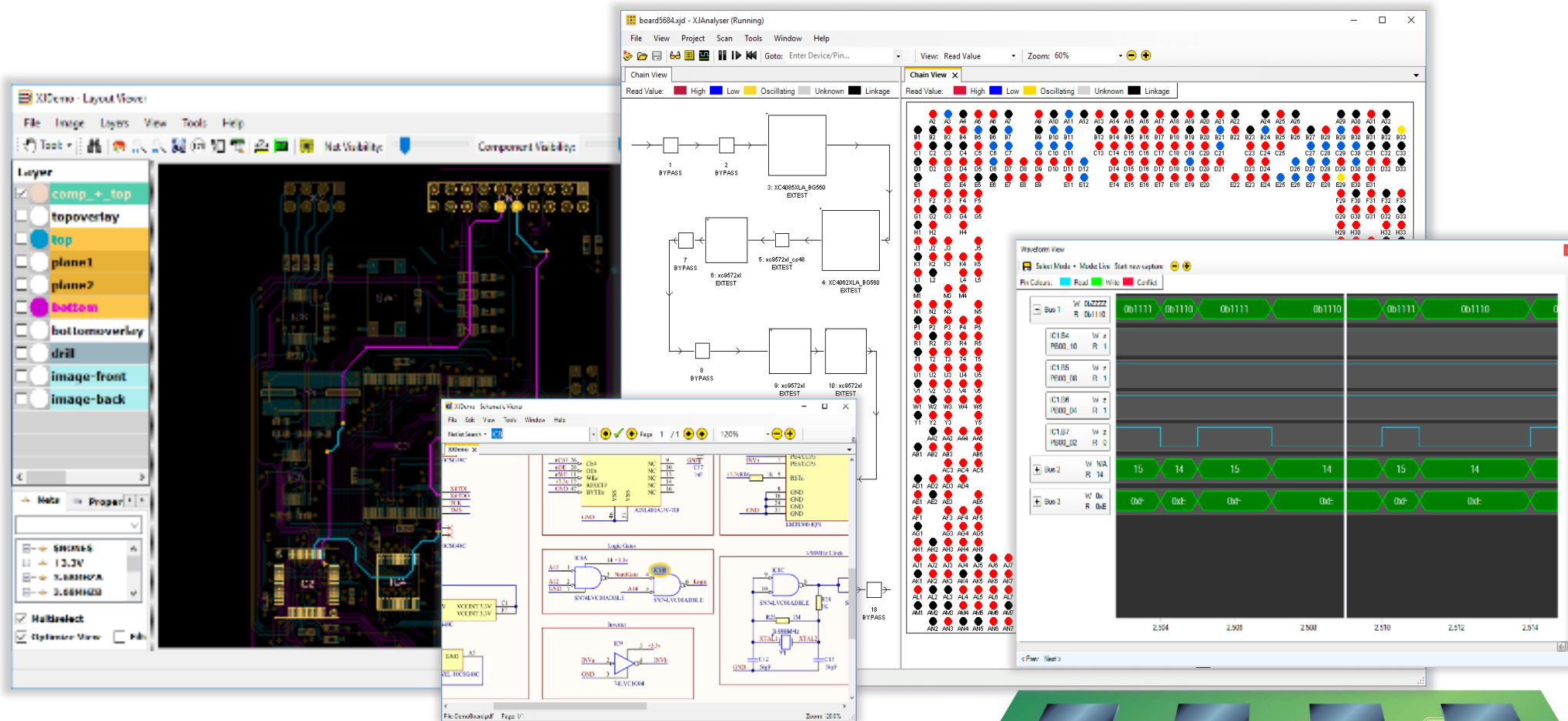




BGA実装をビジュアルデバッグ



XJTAG XJAnalyser





概要

BGAなど実装状態で物理的なプローブアクセスは不可能であり、費用対効果の高いデバッグ手法としてJTAG バウンダリスキャンテスト技術が注目されている。

XJTAG社のXJAnalyserは、バウンダリスキャンの専門知識が無くても、グラフィカルなインターフェイスから信号線を制御および観測することや、トリガー条件を設定して断続的な障害の観測に利用できる。

これはJTAG デバイスに搭載されるバウンダリスキャン技術を用いるので基板上でソフトウェアを実行する必要はなく、量産基板の不良解析と同様に、プロトタイプのデバッグにも活用できる。

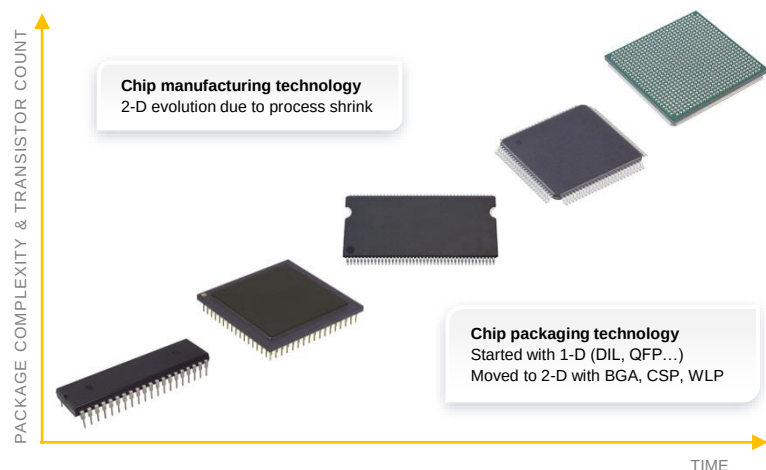
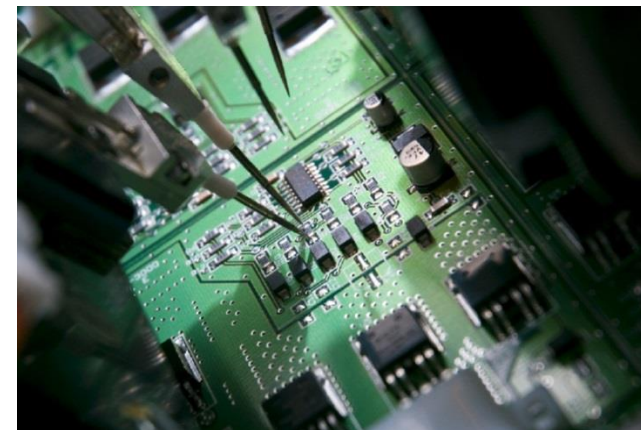


課題：実装検査・不良解析・デバッグ

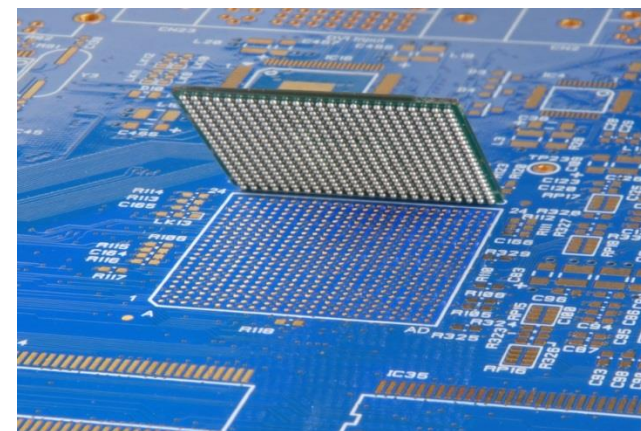
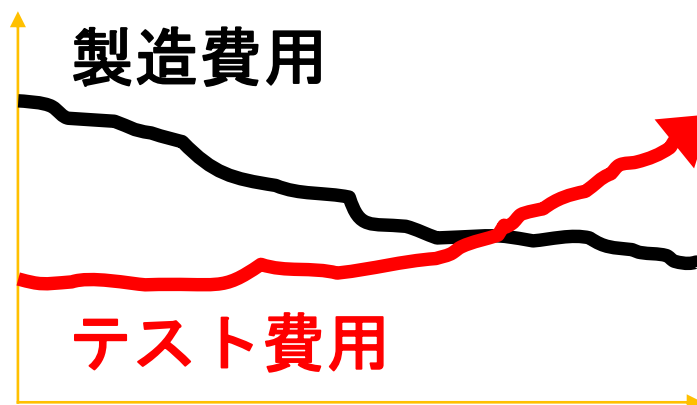
プローブ接続ではBGA実装の検査/解析/デバッグができない

プローブ接続が困難な高密度実装は増加の一方

このままでは テスト費用のほうが高くなる！



$$\text{Cost} = f(\text{volume, size, complexity})$$





解決策: JTAG バウンダリスキャンテストが注目される

IEEE1149.x のテスト規格

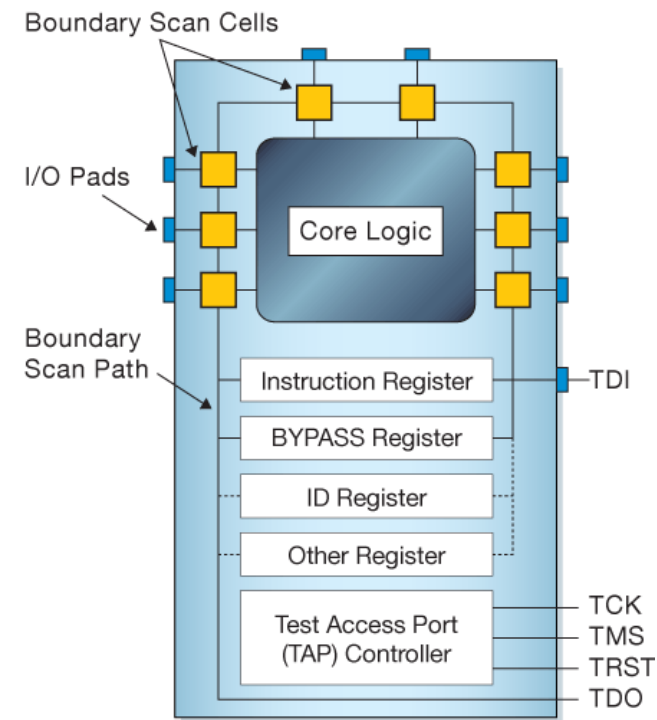
- 基板実装検査・不良解析・デバッグを目的に
- MPU, FPGA 等に搭載される機能をソフトウェアで活用する技術

4 ～ 5 本のJTAG信号接続で実現できる！

- プローブ接続の課題を解決して、テスト治具を削減

以前は難しくて、高価で、と評判が良くなかった

- 抽象化技術の採用（XJTAG社によるイノベーション）
- テストを簡単に開発できるようになった



ピンとデバイス内部ロジックの間に配置されたJTAGセルを介して、物理的なアクセス無しに、各ピンの値を制御（読書き）する



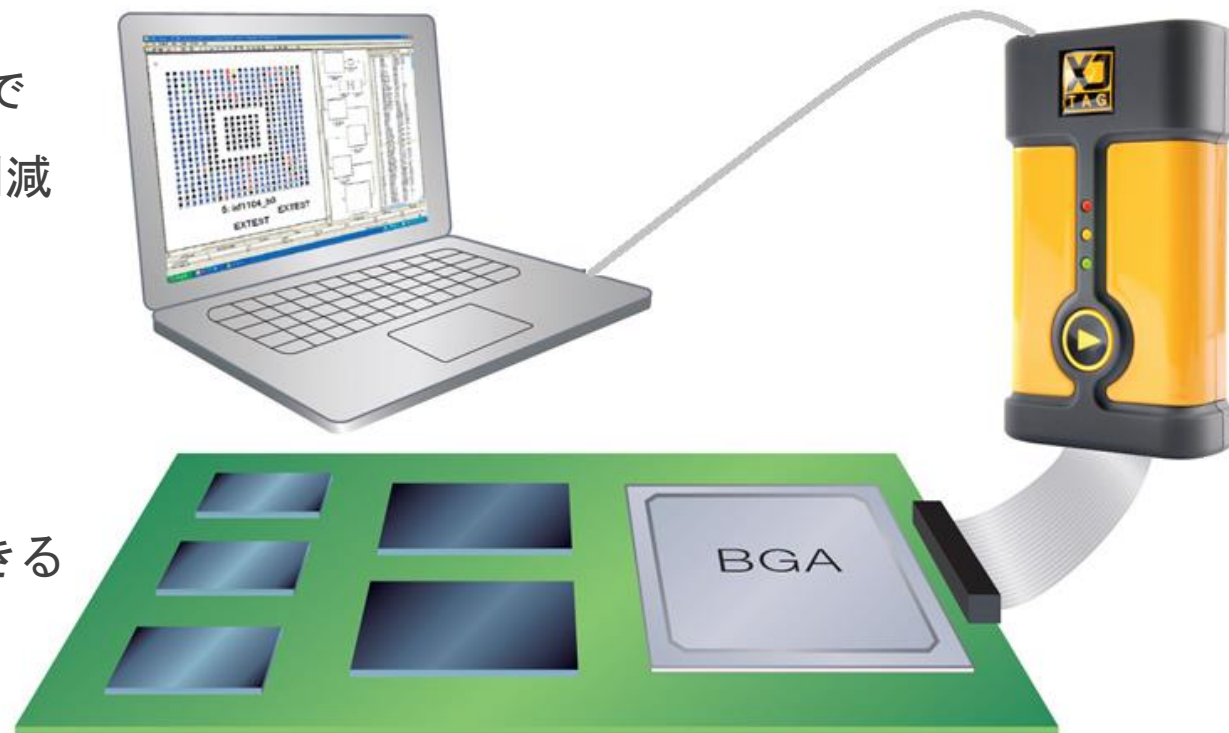
JTAG バウンダリスキャンテスト

基板実装密度の影響を受けない

- JTAG信号接続（4～5本）だけでテストできるので
テストポイント数とそれに掛かる費用を飛躍的に削減

JTAG 未対応デバイスにも対応

- JTAGデバイスから各種デバイスを制御できる
- DDRなどのBGAデバイス実装も電氣的にテストできる
- ファンクショナルテストに比較して
低コストで速く、高い診断能力





JTAG バウンダリスキャンテスト

電源投入状態で実装検査ができる

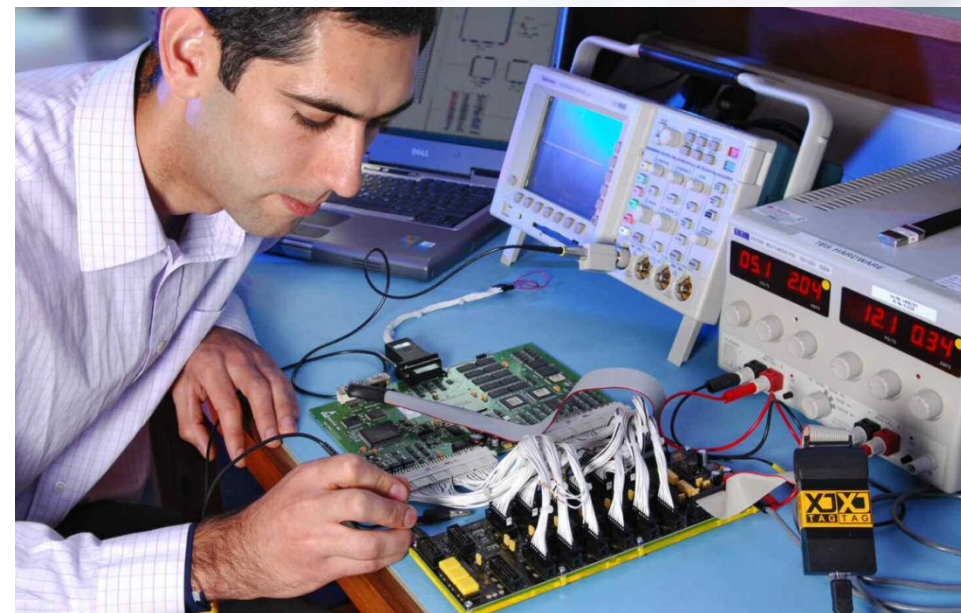
- 一般にフライングプローブやICTではできない

ターゲットのファームウェアを使用しない

- JTAGデバイスの信号線をツールから直接制御
- ファームウェア無しにハードウェアデバッグを行える

JTAG信号を高速に制御

- 10MHz 以上



“XJTAG バウンダリスキャンテスタを用いれば、ターゲットで実行するソフトウェア無しにハードウェアのデバッグが行えます。お陰で、新しいボードが動かない時にHWかSWのどちらの問題か？といった議論が回避できました”

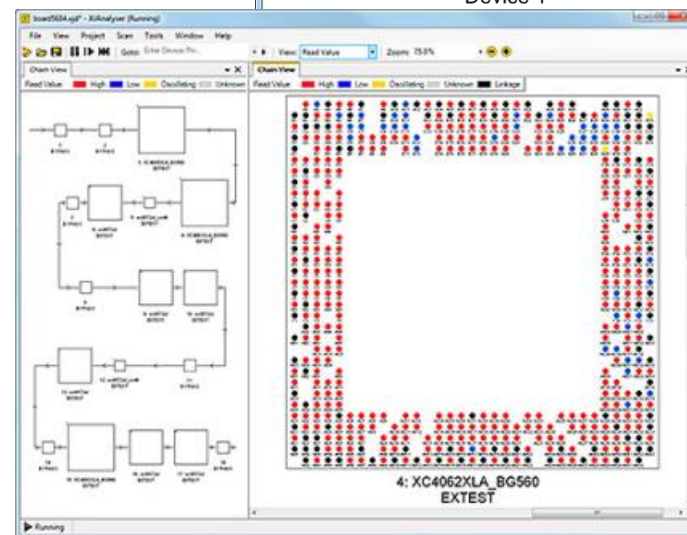
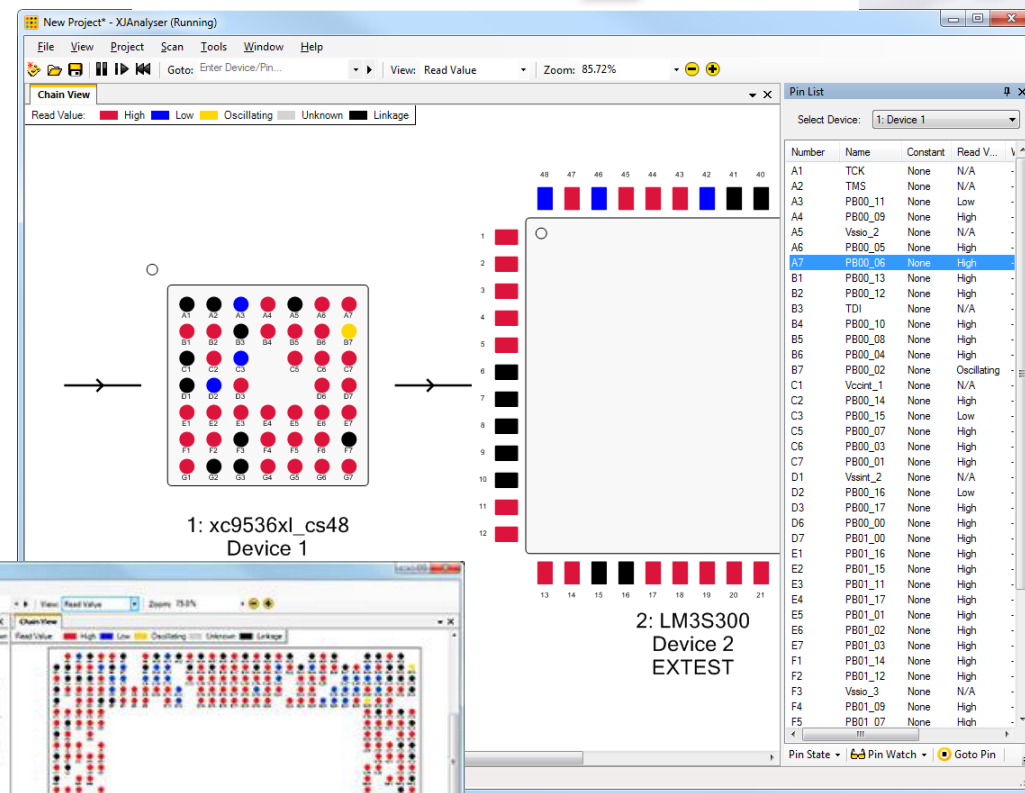
Jeff Smith, Hardware Engineer – Westinghouse Rail Systems



基板のデバッグや不良解析

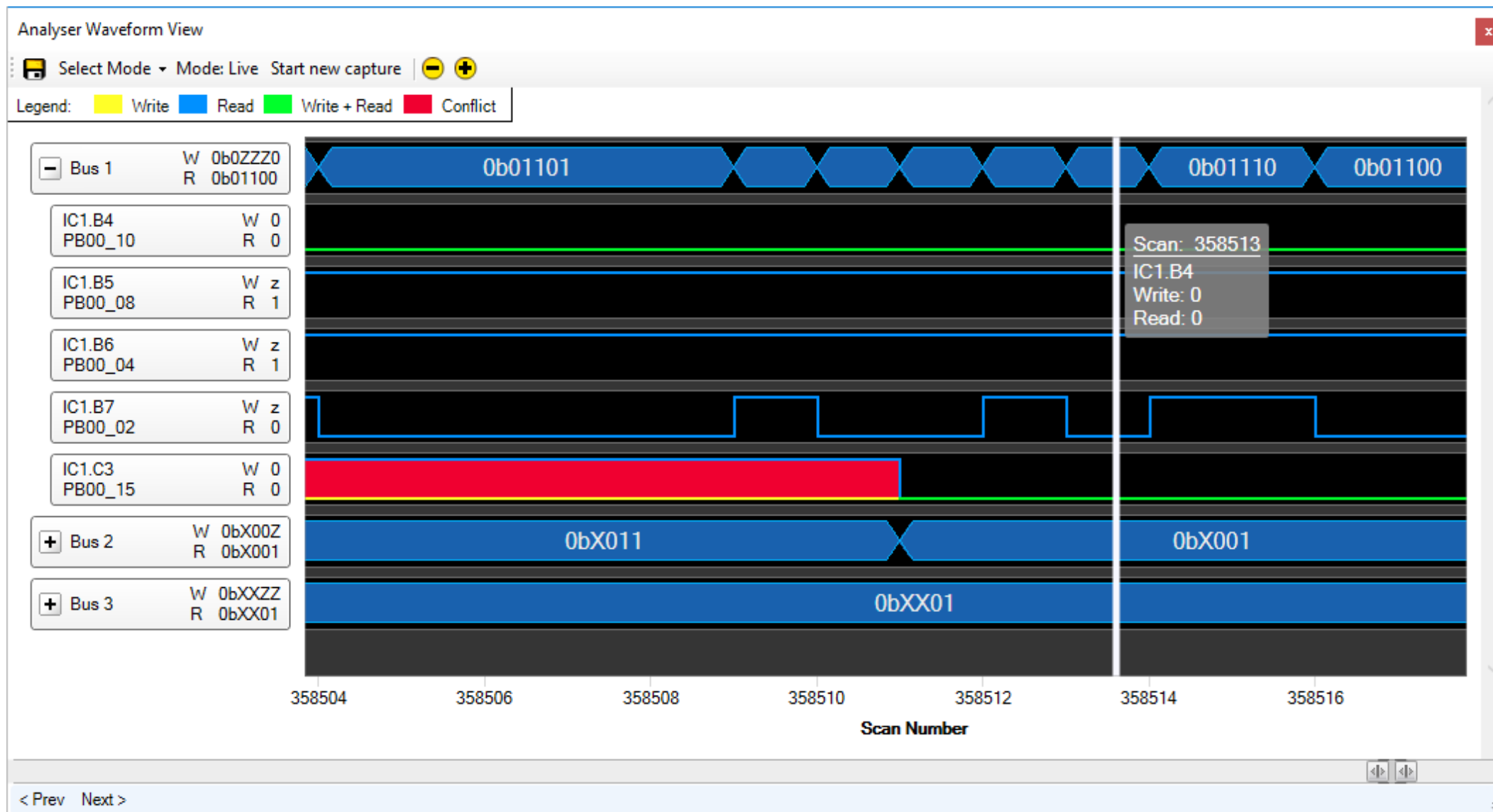
XJAnalyser

- JTAGピンをグラフィカルに表示
- アクセスできない信号線を制御
- 良品サンプル基板との比較検査
- FPGAやCPLDへのSVF/STAPLプログラミング



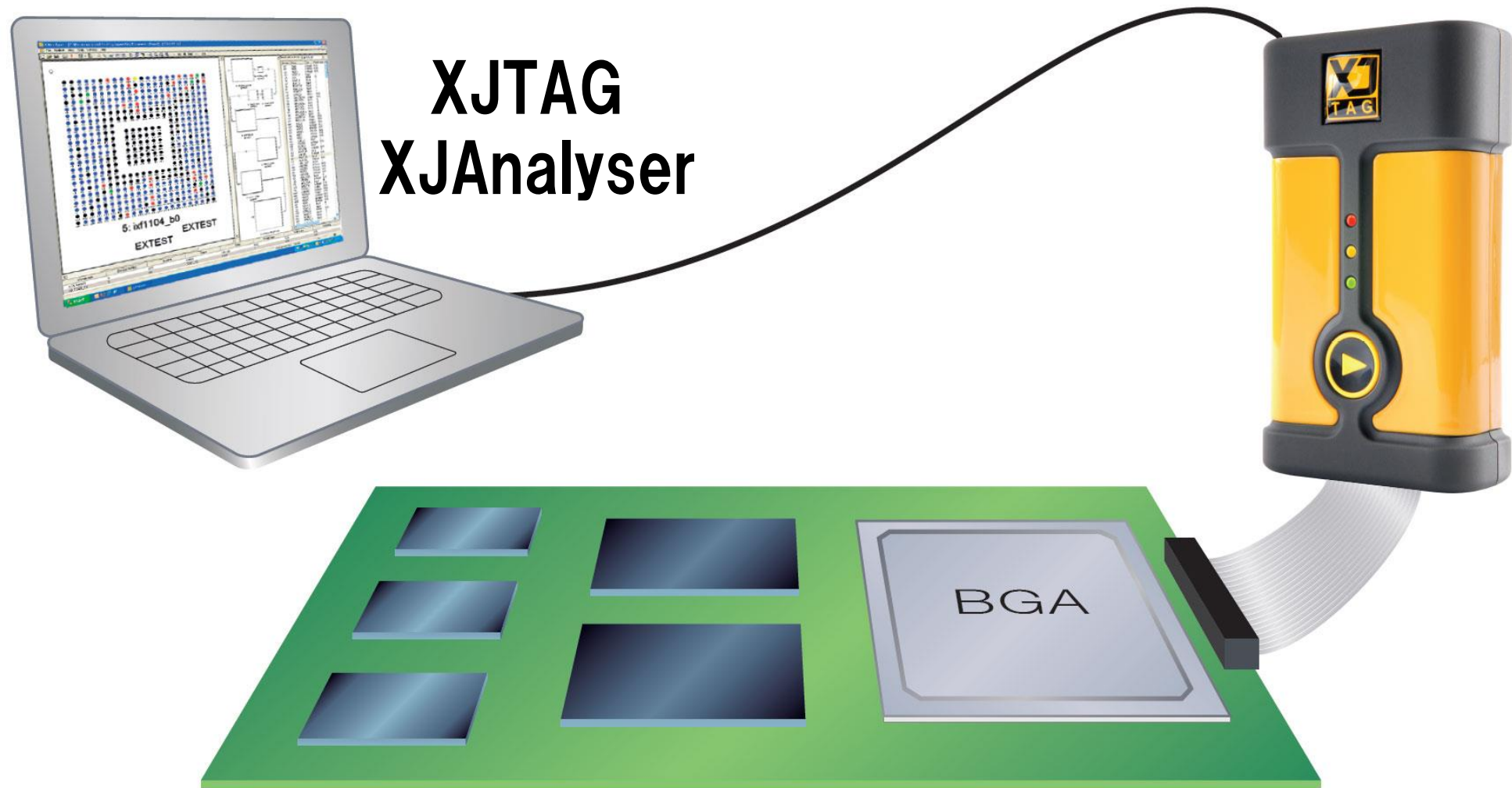


波形ビューアで高度なデバッグ





動画デモ



<https://www.fuji-setsu.co.jp/demo/XJAnalyser38.wmv>

XJTAG バウンダリスキャンテスト

- ・ XJTAG はデバイスごとのテストライブラリでテスト開発が簡単にできる
- ・ 無償評価版や無償セットアップを用意しています

