

BGA実装をビジュアルデバッグ Visually debug BGA device mounting

浅野 義雄¹, Bob Storey²

¹Yoshio ASANO

¹富士設備工業株式会社

¹Fujisetsubi Co., Ltd., ²XJTAG Limited.

A cost-effective solution to debugging digital boards comes in the form of XJAnalyser, a standalone software package that uses boundary scan techniques to allow an operator to control and monitor the nets connected to many of the BGA packages, even when there is no physical access. With its intuitive graphical interface, it's a simple matter to set otherwise hidden tracks high or low, to read inputs, and to set trigger conditions to catch even the trickiest of intermittent faults. No software needs to be running on the board being tested, making this method as applicable to first prototypes as it is to mass production.

1. はじめに

近年、プリント回路基板の小型化や高機能化に伴い BGA(Ball Grid Array)パッケージが活用されるが、狭ピッチのパッケージまたははんだバンプを用いる場合は、はんだ付け不良が発生しやすくなる。しかしながら、実装状態で物理的なプローブアクセスは不可能であるため、費用対効果の高いデバッグ手法として、JTAG バウンダリスキャンテスト技術が注目されている^{1,2)}。

本稿では、バウンダリスキャンの専門知識が無くても、グラフィカルなインターフェイスから信号線を制御および観測することや、トリガー条件を設定して断続的な障害の観測に利用できる XJAnalyser について紹介する。これは JTAG デバイスに搭載されるバウンダリスキャン機能を用いるので基板上でソフトウェアを実行する必要はなく、量産基板の不良解析や、プロトタイプのパッケージにも活用できる。

2. XJTAG XJAnalyser

2.1 アクセスできない信号線を制御

マイクロコントローラ、FPGA、CPLD、イーサネット PHY などに搭載されるバウンダリスキャンテストモードは、各信号線の通常の機能がバイパスされる。そして基板上の JTAG ポートに接続されるプローブを通じて、PC 上の XJTAG XJAnalyser から物理的にアクセスできない信号線を制御することができる。

必要なものは、JTAG デバイスの BSDL ファイル(サプライヤから入手可能)と、JTAG ポートのピン配置の設定だけである。JTAG テストスクリプトや専用ソフトウェアを記述する必要はない。

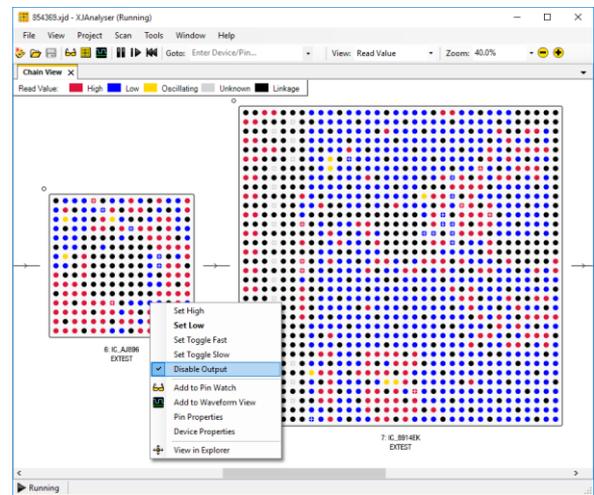


Fig. 1 XJAnalyser's Graphical Pin View

Fig. 1 に示すように、基板上の JTAG デバイスの信号状態を色分けしてリアルタイムに観測すると同時に、各信号をハイ、ロー、トグル、ハイインピーダンスに制御して、その影響を調査することでオープンまたはショート回路を特定することができる。競合をチェックして、基板を損傷する可能性を指摘することもできる。

また、アクセスできない信号の状態を変化させて他のコンポーネントへの影響をオシロスコープで観測することや、基板上のラインを信号発生器で制御して JTAG デバイス信号の状態を観測するなど、汎用計測器と組み合わせることで、より高度なデバッグが行える。

複数の BGA を搭載する大規模基板なら、ズーム機能を介して特定の関心領域に集中することができる。調査したい信号が基板全体に点在するなら、それらを選択表示することや、信号のセットをバスにまとめて、制御を行うこともできる。

2.2 波形ビューアで高度なデバッグ

Fig. 2 に示すように、波形ビューアは各信号のレベルと遷移の時系列的な変化をグラフィカルに表示して、書き込みと読み取りの違いを色分けすることで、不良箇所を簡単に識別できる。

これには高度なトリガー機能があり、物理的にアクセスできない信号であってもロジックアナライザを接続して観測するようにして、不良基板に対する貴重な洞察を提供する。トリガーは、ロジックレベルと立ち上がり、および立ち下がりエッジの組み合わせで発生するように設定できる。これらが発生すると、その周囲のトレースが保存され表示される。システムを監視し続ける必要はなく、そのイベントに至るまでに起こったことを表示するので、断続的な障害のデバッグに重宝する。

データは、トリガーに至るまで、あるいは発生直後、またはその両側の保存を設定できる。保存された波形は、遷移間をスキップすることや、ブックマークを利用して、詳細な分析に役立てられる。

2.3 良品サンプルとの比較

良品サンプルとの単純な比較から、欠陥箇所を直感的に導くこともできる。Golden Board Comparison 機能は、まず良品サンプルをスキャンして全ての信号状態を記録して、次に不良基板に対してスキャンを繰り返した結果を自動的に比較し、異なる状態にある信号線にフラグを立てる。

3. まとめ

JTAG ポートに接続するだけで利用できる XJTAG XJAnalyser は、BGA パッケージなどの物理的にアクセスできない信号を制御し観測する手段を提供して、実装上の欠陥を正確に特定することに活用される。高度なトリガー機能を用いて断続的な障害にも対処できる、費用対効果の高いデバッグツールである。

この機能を提供する XJTAG 社は、テストプログラムをライブラリ化して無償提供するなど、高度なソフトウェア技術でバウンダリスキャンテスト業界に革新をもたらした。これにより JTAG バウンダリスキャンの専門知識が無くてもテストプログラムの開発が容易になり、設計・開発のデバッグから量産検査、不良解析にまで一貫して活用されている。同社製品に関する詳細は、www.xjtag.com を参考とされたい。

参考文献

- 1) JTAG テストの機能
<https://www.xjtag.com/ja/about-jtag/testing-with-xjtag/>
- 2) JTAG について
<https://www.xjtag.com/ja/about-jtag/jtag-high-level-guide>

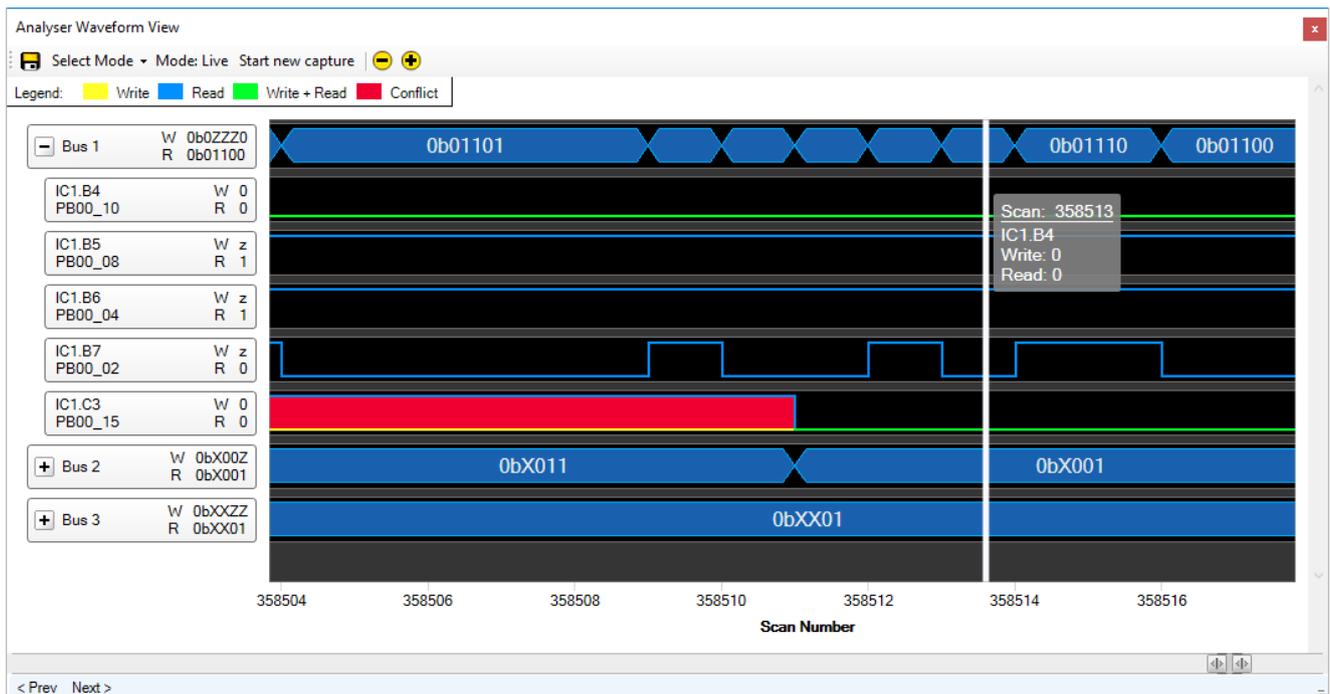


Fig. 2 XJAnalyser's Waveform View