

この資料では、XJTAG JTAG バウンダリスキャンテストシステムの、JTAG Chain Debugger の2つの機能について説明します。

**ピンマッピング：** XJLink のピンマッピングや Test Reset Sequence を設定（必要に応じて）

**JTAG チェインのデバッグ：** JTAG チェインの欠陥の調査に役立つ機能

**Chain Debugger の使用：** 欠陥解析のための情報を紹介

## ピンマッピング

ピンマッピングは、“XJLink とハードウェア間のピンマッピング” と “Test Reset Sequence（必要に応じて）” の2つの部分で構成されます。そして TCK 周波数を設定し、ピンマッピングのテストが可能となります。

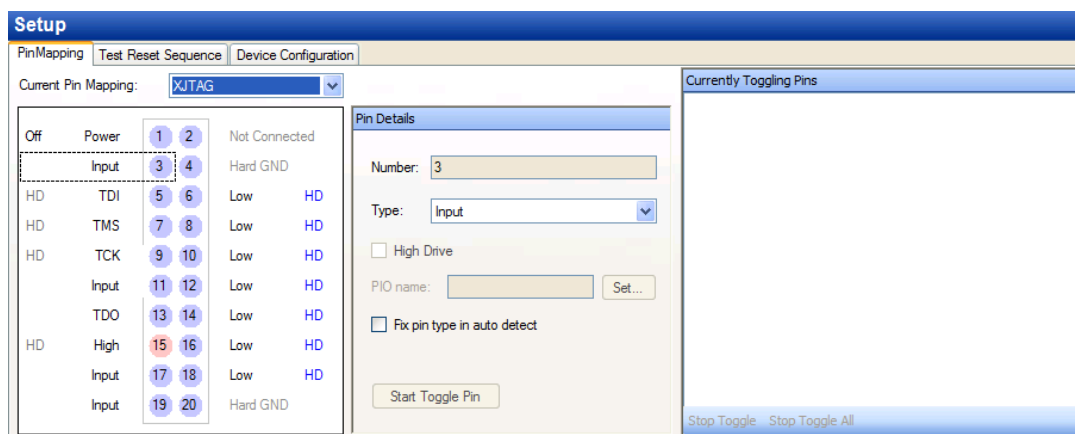
## Pin Mapping

このパネルでは JTAG コネクタのピン配置を構成します。コネクタの表示内容は、XJLink と XJLink2 のどちらが接続されているかによって異なります。

XJTAG は幾つかのコネクタマッピングをプリセットとして持っています。デフォルトの XJTAG ピンマッピングと、Multi-ICE、ByteBlaster 及び Xilinx で使用されるピンマッピングです。これらは、Current Pin Mapping ドロップダウンリストで選択可能です。回路に対して適切なマッピングが無い場合は、カスタマイズが可能です。

File メニューの一番下の Load Mapping File... を使うことで、既存のピンマッピングファイルが、XJTAG の以前のバージョンから読み込めます。

## XJLink のピンマッピング



## 独自ピンマッピングの設定

Current Pin Mapping ドロップダウンセレクタを使って、Safe を選択します。この設定では、全てのピンが Input となるため、安全な状態で独自の構成を始めることができます。ここから、テスト対象回路と XJLink 間を接続するために必要な各信号を選択し、右クリックか右側のドロップダウンコントロールを使ってそれら

の振る舞いを定義します。

以下のピンの定義が必須です。

- TDI - 回路へのテストデータ入力 (Test Data Input)
- TDO - 回路からのテストデータ出力 (Test Data Output)
- TCK - JTAG クロック信号
- TMS - JTAG モード選択信号

回路に対して他のピン定義が必要であれば、1や0の固定値（例えば、出力を1や0に駆動）や入力、PIOピンとして設定可能です。Type でPIOを選択することで、“PIO 名 “がピンに対して定義されます。

### PIO ピン

PIO ピンは Test Reset Sequence で利用し、JTAG テストが実行できるような回路設定をするために XJLink コネクタ上で特殊なシーケンスを実行させることができます。

### High Drive

出力に対して2つの値（1と0）を駆動できます。一般的に、1への固定は並列終端に使用され、0への固定は終端されない信号に利用されます。しかしながら、全ての回路は同じではなく、テスト対象回路にこのルールが適用されないこともあります。

### 電源オプション

以下の2種類の内、何れかの方法でハードウェアに電源を供給できます。

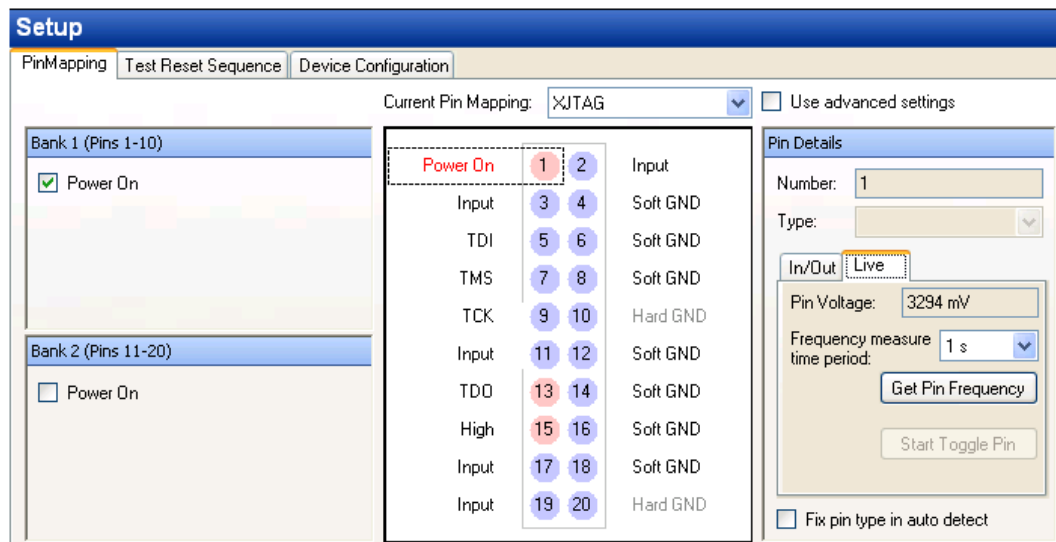
- 外部電源を使用
- USB 経由で XJLink を使用

デフォルトでは、電源はオフになっています。つまり、ハードウェアの電源が外部から供給されると想定しています。XJLink から電源を供給する場合は、XJLink の図のピン1 (Power) をダブルクリックしてください。この操作によって、“もし既に外部から電源が供給されている場合に、ボードに電源を供給すると USB が損傷を受ける可能性がある”ことを注意するダイアログが表示されます。

### Fix pin type in auto-detect

このチェックボックスを使用することで、ピンの種類が設定され、auto-detect pin mapping 動作による変更対象から除外されます。この処理によって、ピンマッピングの検出を試みる前に、ピンに対して既知の機能や値を割り当てることが可能です。

## XJLink2 のピンマッピング



Current Pin Mapping ドロップダウンセレクタを使用して、Safe オプションを選択します。この設定では、全てのピンが Input となるため、安全な状態で独自の構成を始めることができます。ここから、テスト対象回路と XJLink 間を接続するために必要な各信号を選択し、右クリックか右側のドロップダウンコントロールを使ってそれらの振る舞いを定義します。

以下のピンの定義が必須です。

- 回路への少なくとも1つのテストデータ入力 (Test Data Input : TDI、TDI2、TDI3、TDI4)。各 TAP 用に1つ必要です。
- TDI にマッチする回路からのテストデータ出力 (Test Data Output : TD0、TD02、TD03、TD04)
- TCK - JTAG クロック信号
- TMS - JTAG モード選択信号

回路に対して他のピン定義が必要であれば、High か Low の固定値 (例えば、出力を 1 や 0 に駆動) や、入力、Soft GND として設定可能です。PIO、VREF1、VREF2、Run ボタン、Running LED、Pass LED、Fail LED に設定することも可能です。

### PIO ピン

PIO ピンは Test Reset Sequence で利用し、JTAG テストが実行できるような回路設定をするために XJLink コネクタ上で特殊なシーケンスを実行させることができます。XJEase のコードから読み書きすることも可能です。

### VREF ピン

VREF ピンが割り当てられると、それぞれのバンクの出力電圧が、このピンから読まれる電圧にセットされます。VREF1 は Bank 1 の出力電圧、VREF2 は Bank 2 の出力電圧をセットします。

### Run ボタン

XJLink2 の Run ボタン入力を拡張する場合に使用します。

### Running/Pass/Fail LED

XJLink2 上の状態表示 LED を拡張する場合に使用します。

### Bank 設定

XJLink2 は、Bank 1 (ピン 1 ~ 10) と Bank 2 (ピン 11 ~ 20) の 2 つの Bank に分割できます。左上の Bank 1 (Pins 1-10) パネルで Bank 1 の設定、左下の Bank 2 (Pins 11-20) パネルで Bank 2 の設定が可能です。

The screenshot shows a settings window with two sections: Bank 1 (Pins 1-10) and Bank 2 (Pins 11-20). Bank 1 settings include a checked 'Power On' checkbox, 'Output voltage' set to '3.3V logic', and 'Input voltage threshold' set to 'Custom' with a value of '2.1V'. Bank 2 settings include an unchecked 'Power On' checkbox, 'Output voltage' set to '2.5V logic', and 'Input voltage threshold' set to '2.5V logic'.

### Bank の電源オプション

以下の 2 種類の内、何れかの方法でハードウェアに電源を供給できます。

- 外部電源を使用
- USB 経由で XJLink から

デフォルトでは、電源はオフになっています。つまり、ハードウェアの電源は外部から供給されると想定しています。

Bank 1 settings パネルの Power コンボから Power On を選択するか、XJLink の図のピン 1 をダブルクリックすることで、USB 電源がピン 1 を介して Bank 1 に供給されます。

Bank 2 settings パネルの Power コンボから Power On を選択するか、XJLink の図のピン 11 をダブルクリックすることで、USB 電源がピン 11 を介して Bank 2 に供給されます。

この操作によって、“もし既に外部から電源が供給されている場合に、ボードに電源を供給すると USB が損傷を受ける可能性がある”ことを注意するダイアログが表示されます。

### Bank Voltage オプション

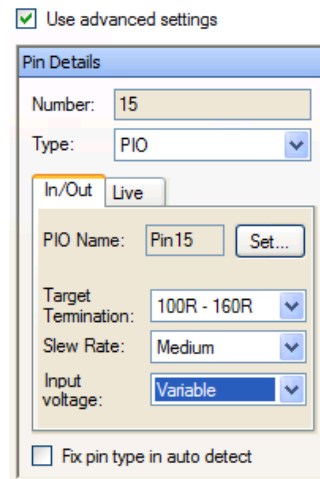
Use advanced Settings チェックボックスがチェックされた時にのみ表示されます。

出力ピンの論理レベル電圧を Bank 毎に設定可能です。Bank 1 の出力ピンの電圧は、Bank 1 settings パネルの Output Voltage コンボボックスのプリセット値に設定可能です。Bank 2 の出力ピンの電圧は、Bank 2

settings パネルの Output Voltage コンボボックスのプリセット値に設定可能です。コンボボックスで Custom を選択することで、任意の値を設定することも可能です。

Bank 毎に入力ピンのスレッシュホールド電圧も設定できます。各入力ピンには、関連する Bank の Custom 値に相当する入力スレッシュホールド電圧、またはピン毎のプリセット電圧のどちらかを設定可能です。Bank 1 の入力ピンのスレッシュホールド電圧は、Bank 1 settings パネルの Input voltage threshold コンボボックスのプリセット値に一致します。Bank 2 の入力ピンのスレッシュホールド電圧は、Bank 2 setting パネルの Input voltage Threshold コンボボックスのプリセット値から設定されます。コンボボックスで Custom を選択することで、任意の値を設定することも可能です。

### Advanced Pin Settings



以下のオプションは Use advanced Settings チェックボックスをチェックしたときに表示されます。

### Drive Strength (駆動強度)

出力ピンに対して幾つかの Drive Strength (駆動強度) が設定可能です。この設定は、信号の終端抵抗に依存して選択されます。

### Slew Rate (スルーレート)

出力ピンの Slew rate を Fast、Medium、Slow から選択できます。一般的に、これを変更する必要はありません。

### Input Voltage (入力電圧)

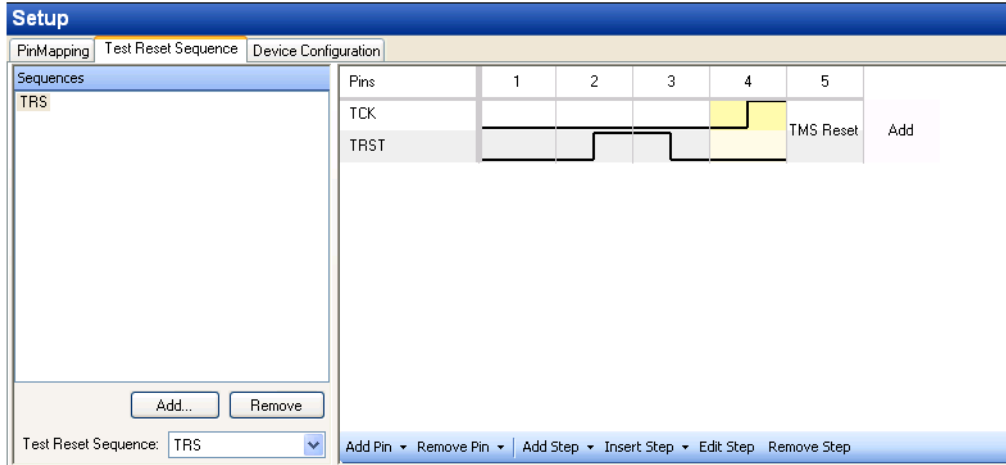
入力ピンの Input Voltage (入力電圧) は標準値 (1.2V、1.5V、1.8V、3.3V) の 1 つに個別に設定できます。或いは、割り当てられた Bank の Input voltage threshold 電圧と同じ値に設定できます。(Bank Voltage オプションを参照)

### Fix pin type in auto-detect

このチェックボックスを使用することで、ピンの種類が設定され、auto-detect pin mapping 動作によって変更されません。この処理によって、ピンマッピングの検出を試みる前に、ピンに対して既知の機能や値を割り当てることが可能です。

## Test Reset Sequence

幾つかのハードウェアでは、バウンダリスキャンが動作するモードに切り替えるために、Test Reset Sequence を実施する必要があります。Test Reset Sequence タブをクリックすることで、Pin Mapping で定義された TCK、TMS、TDI とあらゆる PIO ピンの JTAG 出力信号に対して、ハードウェアに対応した Test Reset Sequence を、以下の様に定義することが出来ます。Test Reset Sequence では、XJEase の関数呼び出し、Sleep 期間、TMS によるリセット動作の実行も可能です。



## シーケンスの追加と削除

Sequences パネルの Add... ボタンをクリックして新しい Test Reset Sequence を追加するか、既存の Sequence の名前をクリックして編集します。

Sequence を選択して Remove ボタンをクリックすることで、削除できます。この操作によって、次にプロジェクトを保存したときに、現在のプロジェクトに関連した pinmap ファイルから削除されます。

## Test Reset Sequence の表示

Test Reset Sequence は、画面の右側に表示されます。Sequence を担うピンは以下の 3 つの値を取ります。

- ・ H (1) を出力 - Sequence 内で行の上端の線として表示されます。
- ・ L (0) を出力 - 行の下端の線として表示されます。
- ・ 入力 (HI-Z : ハイインピーダンス) - 行の中心の線として表示されます。

他の要素は適切なセルに記述され、Sleep に関しては、Sleep 動作を行っている時間分、すべての行に渡って記述されます。

## Sequence の編集

Sequence を編集するには、最初に右側の枠の下部にある Add Pin ドロップダウンを使って、Sequence で使用する全てのピンを追加します。その後、実際の Sequence をクリックしてこれらピンに値を設定します。Sequence は右に進んで行くので、Sequence のセルは自動的に追加されます。

隣接するセルを選択して Insert Step ドロップダウンを使用する（前に挿入／後ろに挿入を選択）ことで、セルを挿入することが可能です。

Edit Step ボタンで特定のセルの値が、取りうる範囲内で切り替わります。Remove Step ボタンで現在のクロック期間が削除されます。

行の名前を選択し、ドロップダウンオプションで、ローを別の信号に変更したり、Sequence から削除することが可能です。

Insert Step によって、以下の要素が追加できます：

- Set Waveform - 単純に波形を1クロック分拡張
- Sleep - どのピンも変化させずにウェイトさせる期間を設定
- Sequence - Sequence の当該場所で、他の Test Reset Sequence を挿入して実行
- TMS Reset - 一般的に、Sequence の終了です。

### **TMS Reset**

殆どの（全てではない）Test Reset Sequence には、JTAG TAP コントローラ回路をテスト開始前にリセットするために、最後の操作として TMS Reset が必要です。

### **Included Sequences (Sequence のインクルード)**

編集を簡単にするために、別の Sequence を呼ぶことが出来ます。例えば、別の担当者に対して、シーケンスの各部分について明確にすることができます。

---

### **TCK Frequency**

TCK frequency テキストボックスを使って、TCK の周波数を設定できます。この周波数は、チェインのデバッグに使用されます。

---

### **ピンマッピングのテスト**

Check Chain をクリックすることで、定義したピンマッピングを確認できます。

ピンマッピングに問題があれば、修正を行うか、File メニューの Auto-detect Mapping を使用することが可能です。

**※Auto-detect 機能は、回路に損傷を与える可能性があります。特別に注意を払って使用してください。**

Auto-detect は、コネクタ上のピンに TDI、TDO、TMS、TCK を割り当てながら有効な JTAG チェインの存在を確認します。もしピンマッピング上で確実に分かっているピンがあれば（例えば、ピン5が TDI と分かっているならマニュアルでピン5を TDI にセットして）、auto-detect ではそのピンを固定させることができます。これは Pin Details セクションの Fix pin type in auto-detect の選択で行えます。

Auto-detect 実行時には、USB 接続からボードへの電源供給の可否も設定可能です。ボードへの電源供給方法が不明なら、No USB Power を選択してください。Auto-detect Mapping メニューのサブメニューで電源の設定が可能です。

File メニューの Save をクリックすることで、ピンマッピング（マッピングと Test Reset Sequence）を保存可能です。File メニューの Load をクリックすることで、保存したピンマッピングを読み込むことも可能です。

---

## JTAG チェインのデバッグ

JTAG Chain Debugger には、以下の機能があります。

- チェインのチェック
- DR length の取得
- IR length の取得
- ID コードの連続取得
- コネクタピンの値の連続切り替え

指定されたピンマッピングで実行可能な JTAG チェインの最大周波数を検出することも可能です。これはシステムの最適化に有益な機能です。

---

### チェインのチェック

Check Chain ボタンをクリックすることで、現在のピンマッピング、Test Reset Sequence、周波数や JTAG チェインが損なわれていないことがチェックされます。以下の 6 つの内、何れかのメッセージが表示されます。

- ID codes read: 0XXXXXXXX Chain intact - no errors found.  
(ID コード 0XXXXXXXX が読み込まれ、チェインが損なわれていない。エラー無し)
- JTAG chain broken at this TCK frequency, but fine at 100KHz. Perhaps the TCK frequency is too high.  
(JTAG チェインはこの TCK 周波数では速すぎて動作しない。100KHz では問題無し)
- ID codes read: 0XXXXXXXX The JTAG chain appears to be broken after device number X.  
(ID コード 0XXXXXXXX が読み込まれたが、JTAG チェインはデバイス番号 x の後で損なわれている)
- Number of devices counted at this TCK frequency differs from number at 100KHz. Perhaps the TCK frequency is too high.  
(デバイス間で TCK 周波数が異なってカウントされる。恐らく TCK 周波数が速過ぎる)
- X devices found, but Y devices were read. Device(s) may have invalid ID codes.  
(デバイス X は検出されたが、Y は読まれた。不正な ID コードである可能性がある)
- No valid data returned from the JTAG chain. Perhaps the pin map is incorrect, or the board is not powered.  
(有効なデータが JTAG チェインから戻らない。ピンマップが正しくない、あるいはボードに電源が供給されていない)

これらエラーのより詳しい情報は、“Chain Debugger を使用する”を参照してください。

---

### DR length の取得

Get DR length ボタンをクリックすることで、チェイン内の各デバイスのデータレジスタ長をチェックします。

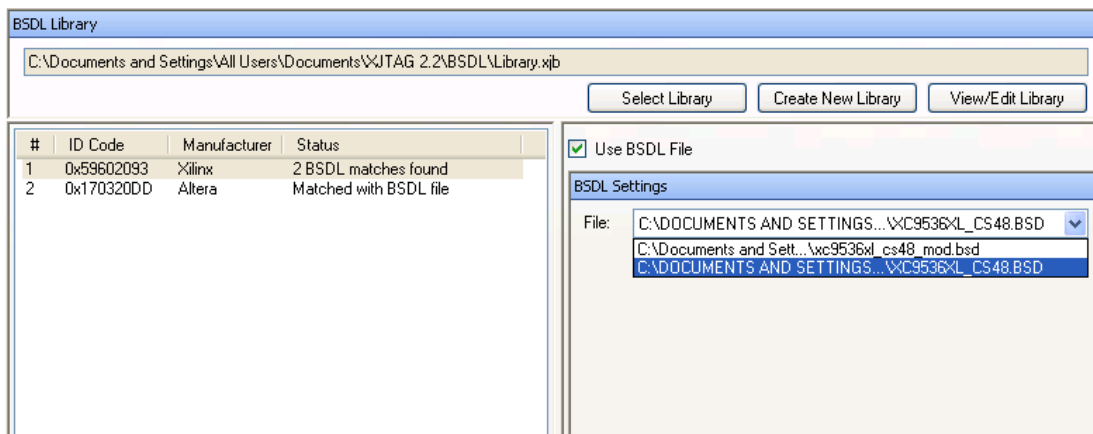
DR length を計算する為には、Check Chain でデバイス数を正しくカウントする必要があります。チェイン内のデバイスの DR length を計算する為には、対象デバイスを SAMPLE モードにセットし、それ以外を BYPASS モードにセットする必要があります。したがって DR length を計算するには各デバイスに相当する BSDL ファイルが必要、あるいはユーザによるバイパス動作を推定できる IR (インストラクションレジスタ) length の指定が必要です。しかしながら、相当する BSDL ファイルがあるデバイスの DR length のみが計算可能です。

(SAMPLE 動作が得られた場合のみ)

Check Chain が成功すると Chain Debugger は、現在の BSDL ライブラリを検索し、チェーンから読み出した ID コードと一致する BSDL ファイルを探します。一致が 1 つだけ見つかった場合は、それが自動的に選択されます。一致が検出されなかった場合は、View/Edit Library ボタンを使って一致する BSDL ファイルをインポートできます。別の方法として、list-view 内のデバイスを選択して、BSDL Settings 枠の Browse File... ボタンをクリックすることでも指定可能です。ただし ID コードがマッチしなければ、BSDL ライブラリを追加するように催促されます。ライブラリの詳しい情報は、XJAnalyser Help→Reference→Library を参照してください。

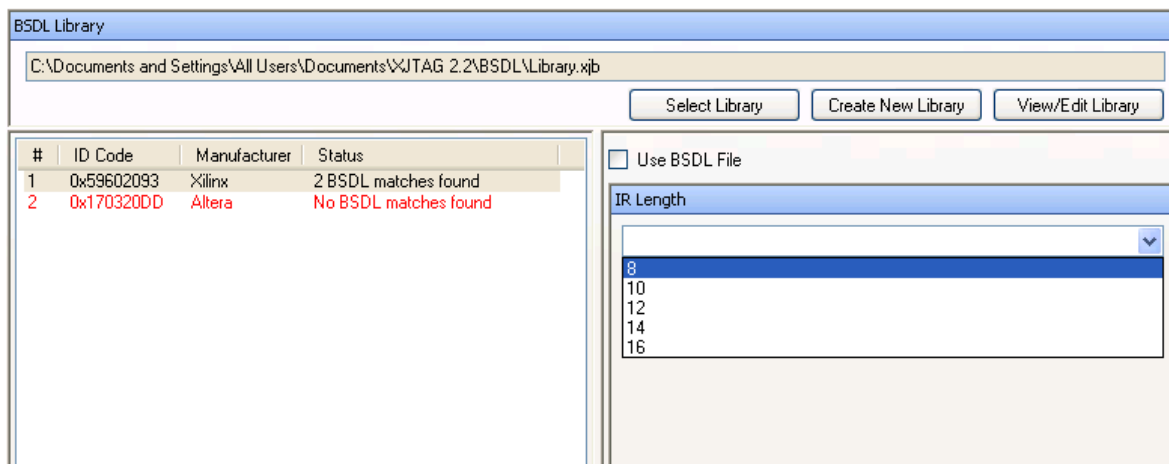
### 複数の BSDL ファイルを持つデバイス

残念ながら、チェーンからこの情報が読み出された場合は、BSDL ファイルを一意に確定できません。複数のファイルが見つかった場合は、いずれか 1 つを選択する必要があります。List-view 内の適切なデバイスを選択し、BSDL Setting 枠内のドロップダウンコンボボックスで BSDL ファイルを選択してください。デバイスのパッケージの違い (BSDL ファイル名で表現されることがあります) も含めて、正確にファイルを使用してください。



### BSDL ファイルの無いデバイス

一致する BSDL ファイルが見つからない場合は、デバイスに IR length を関連付けることが可能です。list-view から該当デバイスを選択し、Use BSDL チェックボックスのチェックを外してください。可能性がある IR length の値が計算されます。もし複数の可能性があれば、IR length 枠のドロップダウンコンボボックスから 1 つを選択する必要があります。



## ID コードの無いデバイス/BSDL ファイル

BSDL ファイルが ID コードを持たないことがあります。これらのファイルは、ID コードを持たないデバイスにのみ一致します。これは一般的に、上述の“複数の BSDL ファイルを持つデバイス”の特別なケースで、ウィザードが参照点としての ID コードを持たないため、ライブラリに追加された全ての ID コードを持たない BSDL ファイルが、対象デバイスに一致します。

## 不正な ID コードを持つデバイス/BSDL ファイル

このケースでは、チェーン内の全デバイスが “Invalid” な ID コードを持ちます。Check Chain からの出力を使用して、(ID が) 一致しない BSDL ファイルを割り当てることが可能です。BSDL Settings 枠の Browse Labrally... 若しくは Browse File... ボタンを使って行います。

---

## IR length の取得

Get IR Length ボタンをクリックすることで、チェーン内のインストラクションレジスタの全長がチェックできます。DR length を計算するには、Check Chain でデバイス数のカウントに成功する必要があります。

---

## ID コードの連続取得

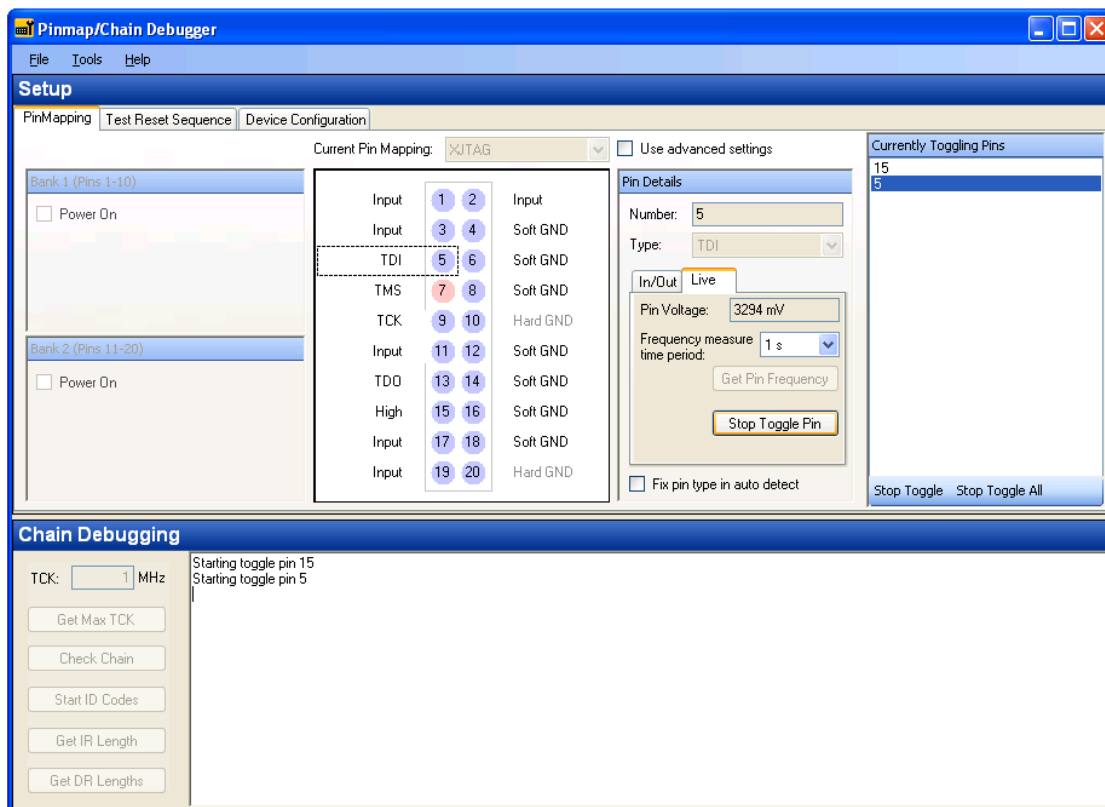
Chain Debugger セクションの Start ID Codes ボタンをクリックすることで、idcodes の実行を開始します。これは、JTAG チェインを通して、デバイスに既知のデータを繰り返し送り、現在のピンマッピングを使ってデバイスの ID コードを読み出します。Chain Debugger セクションの Stop ID Codes ボタンをクリックすることで、idcodes の実行を停止します。

---

## コネクタピンの値の連続切り替え (トグルリング)

pin mapping タブを使って XJLink の、個々のピンの値をトグルする (1, 0 に切り替える) ことができます。

Live タブが選択されている状態で、Pin Details セクションの Start Toggle Pin ボタンをクリックすることで、選択されているピンの値が連続して切り替わります。Pin Details セクションの Stop Toggle Pin ボタンをクリックすることで、選択されているピンの値の連続切り替えが停止します。Currently Toggling Pins セクションに切り替わっているピンのリストが表示されます。このリスト内の要素を選択して Stop Toggle ボタンをクリックすることで、連続切り替えを停止することも可能で、Stop Toggle All ボタンをクリックすることで、全てのピンの連続切り替えを停止できます。



## 最大周波数の検出

Chain Debugging セクションの Find Max TCK ボタンをクリックすることで、現在のピンマッピングを使って、テスト対象回路の最大 TCK 周波数が検出できます。結果は、そのボタンの上の TCK 周波数テキストボックスに表示されます。

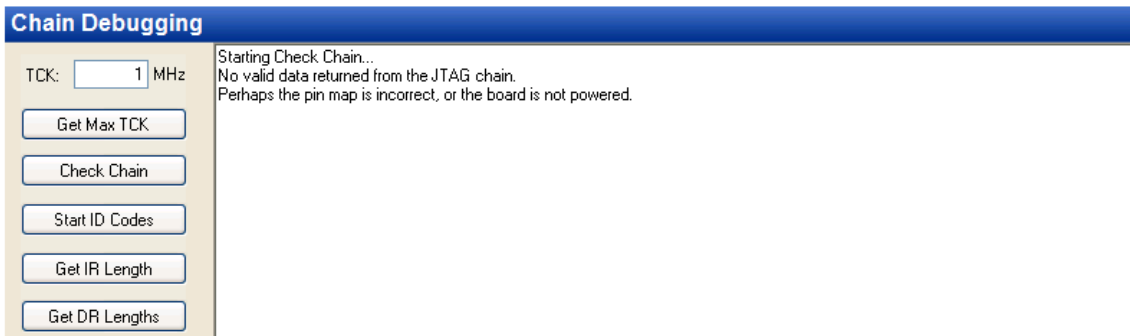
## Chain Debugger の使用

### Check Chain

Check Chain をクリックすることで、現在のピンマッピング／Test Reset Sequence／TCK 周波数をチェックできます。最初に以下の処理を行います。

- XJLink のピンマッピングをセット
- Test Reset Sequence を実行（規定されている場合）
- 100kHz のクロックで JTAG チェインを動作させ、チェイン内の各デバイスから ID コードを読み取ります。

この時点で有効なデータが見つからなければ、Chain Debugger は以下のメッセージを表示します。



提示されている原因は、正しいピンマッピングを設定することで修正される可能性があります。或いは、ボード上の JTAG デバイスのデータシートを確認し、JTAG モードに設定するための Test Reset Sequence の必要性の有無を調査してください。最後のオプションは JTAG チェインの TMS、TCK、TDO ピンの欠陥をチェックします。

もしエラーが見つからなければ、Chain Debugger は作業を継続：

そして 100kHz でチェーン内のデバイスの数を数え、デバイス間でチェーンが欠損していないことを確認します。ここでデバイス間にチェーンの欠損が見つければ、(TDI-TDO リンクの欠損、あるいは一方のデバイスが JTAG モードに正しく反応しない) 以下のメッセージが表示されます。

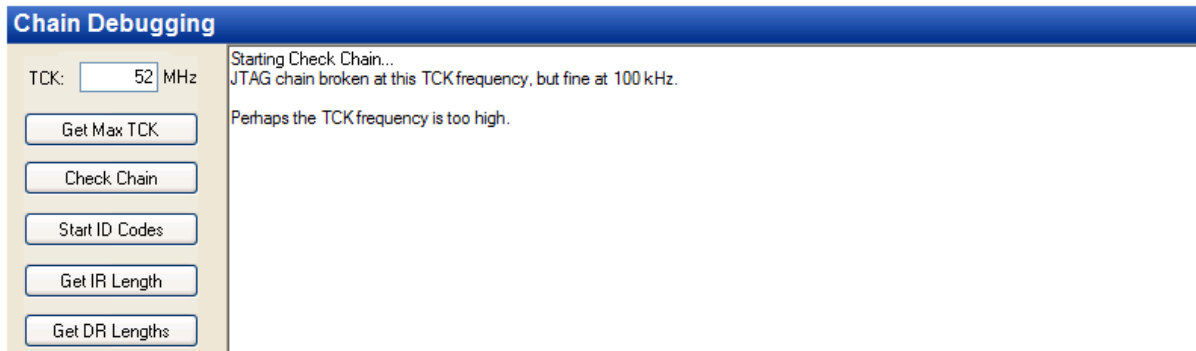


ID コードは、JTAG チェインの最後 (TDO に接続されているデバイス) から順番に表示されています。可能であればそれらの正当性を確認し、そしてその次のデバイスを JTAG モードに設定するための Test Reset Sequence の必要性を、データシートで確認してください。最後に指摘された TDI-TDO の接続を確認してください。

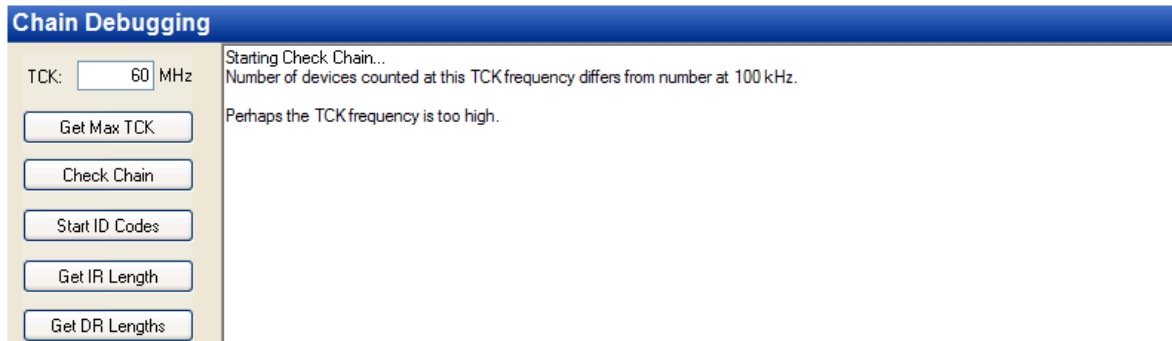
チェーンの欠損が無い。そして Chain Debugger は処理を継続：

- ・ 指定された TCK 周波数にセットします。
- ・ チェイン内のデバイス数を数え、デバイス間のチェーンの欠損を確認します。

ここでチェーンの欠損が確認されれば、以下のメッセージが表示されます。

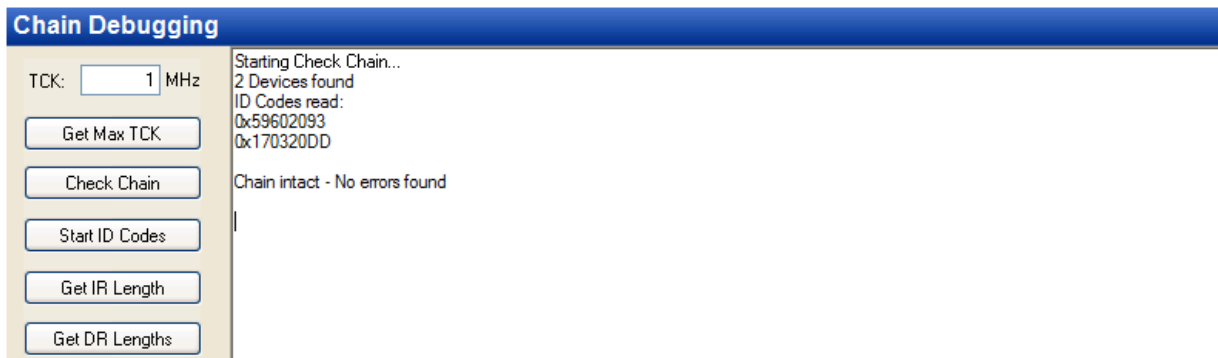


或いは、見つかったデバイス数が低い周波数の時と異なる場合は、以下のメッセージが表示されます。



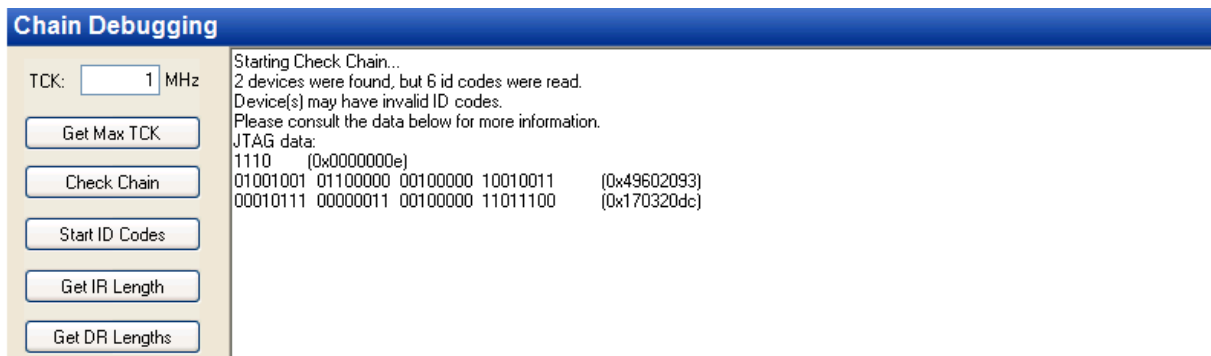
これらエラーの最も可能性の高い原因は、チェーンの実行速度が速すぎることです。しかしながら、幾つかのデバイス間で見つかったミスマッチは、ボード内の（JTAG チェインから異なるデータが返されるなどの）不安定要素が原因の可能性もあります。

この場合、より遅い TCK 周波数で確認した後、最大の TCK 周波数を自動的に探し、再度チェックを行います。ある TCK 周波数で上手く動作した場合は、以下のメッセージが表示されます。



見つかったデバイス ID コードが、チェーンの最初（TDI に接続されているもの）から順番に表示されます。それらが正しいことは、BSDL ライブラリ（Device configuration タブを参照）の BSDL ファイルとの一致と BSDL ファイルの値に対する DR length の正当性をもって確認可能です。（“DR length の取得 “を参照）

他に、両周波数で同数のデバイスが見つかったが、読まれた ID コードが異なると以下が表示されます。



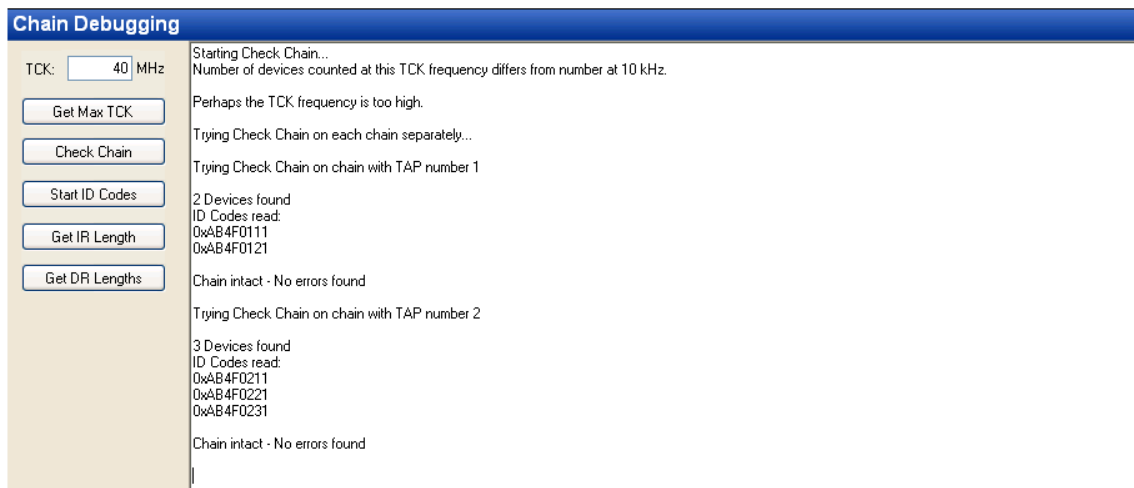
このエラーで最も考えられる原因は、少なくとも1つのデバイスが不正な ID コードを持っていることです。この例では、33ビットの ID コードを持っているか、ID コードの最下位ビットが0ではなく1であることです。検出されたデバイス数は信頼性の高い情報です。出力されている2進と16進のデータは、TDI から TDO の順番に並んでいます。これを元に読み出された ID コードの正当性を確認できます。

Device configuration タブの BSDL ファイルを手動で選択することで、デバイスの DR length を検証することも可能です。より詳しい情報は、“DR length の取得”を参照してください。

### Check Chain - 複数チェーン

複数のチェーンがある場合は、Check Chain 実行時に、これらを（ピンマッピング上の TAP の順番で）結合して1つの長いチェーンとして扱います。Check Chain が失敗すると、Chain Debugger は、各チェーンを個々にチェックします。

Check Chain に失敗して個々のチェーンではパスすると、以下のメッセージが表示されます。

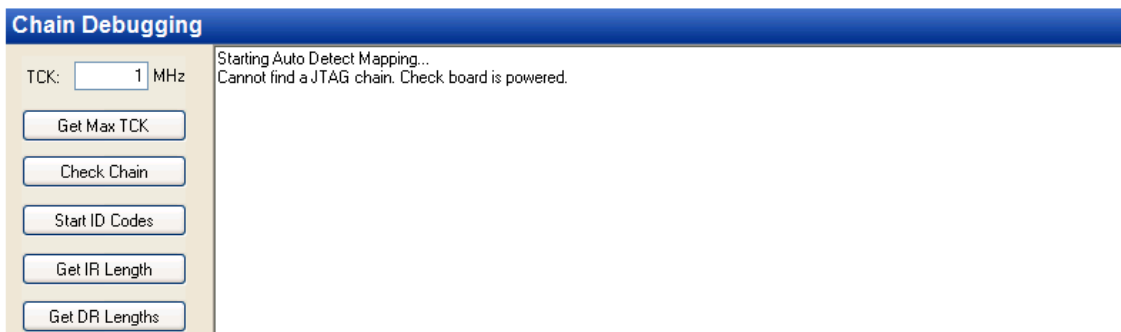


### 正しいピンマッピングの特定

XJTAG では回路の正しいピンマッピングを自動的に解決することが可能です。File メニューの Auto-detect Mapping（必要に応じて USB 電源の供給も可能）を選択して、XJLink のピンの組合せを操作することで、ボードに対する適切なピンマッピングを識別させることができます。

※Auto-detect 機能は、回路に損傷を与える可能性があります。特別に注意を払って使用してください。

動作するピンマッピングが特定できなかった場合は、以下のメッセージが表示されます。



動作するピンマッピングが見つかった場合は、特定されたピンマッピングが表示されます。

Auto-detection 処理の開始前に定義した全ての Test Reset Sequence は、各ピンマッピング検出動作の前に適用されます。しかしながら、ピンマッピングで定義されていない JTAG ピンに対しては、シーケンスは適用されません。

File メニューの Save を選択することで、全てのピンマッピングを保存できます。このファイルは、XJEase や XJAnalyser で利用することが可能です。

---

## 信号をトレースする

回路図を参照に、JTAG チェインデバッガとオシロスコープで、JTAG 信号を回路上でトレースデバッグすることができます。

そのためにはまず、ピンマッピング (Pin Mapping) とテストリセットシーケンス (Test Reset Sequence) が、基板に対して正しく設定されていることを確認します。予め設定したピンマッピング、手動でピンマップを設定、File | Load メニューから既存ピンマップをロードするなど。

TAG 信号を回路上でトレースデバッグする 2 つの方法があります (同時実行はできません)

- ID コードのループ : XJTAG によってチェーン上のデバイスの ID コードを継続的に読ませることで、XJLink の 4 つの全 JTAG ピンを規則的に動作させる。
- 信号ピンのトグル : XJTAG に信号ピンを H、L にトグル実行させる。同時に H、L に変化する複数ピンを同時にトグルさせることもできる。

これらを用いてデバッグ用の信号を準備できれば、回路図を参考に JTAG チェイン上の信号をオシロスコープで追えるでしょう。